

2011年12月13日

## アルテラ、業界で初めて、28 nm FPGA と PLX Technology 社 PCIe Gen3 スイッチとの相互接続を確認

### ● Stratix V GX FPGA のハード PCIe Gen3 ブロックにより、PCIe Gen3 システム開発が容易に

アルテラ・コーポレーション(本社: 米国カリフォルニア州サンノゼ、社長、CEO兼会長: ジョン・デイナ、日本法人: 東京都新宿区西新宿、代表取締役社長: 日隈 寛和、NASDAQ: ALTR、以下、アルテラ)は、米国時間12月12日(日本時間12月13日)、同社の28nm **Stratix® V GX FPGA**とPLX® Technology社(Nasdaq: **PLXT**)のExpressLane™ PCI Express®(PCIe®) Gen3スイッチとの相互接続を確認したことを発表しました。Stratix V GX FPGAは、**ハードPCIe Gen3 IPブロック**を備え、今日出荷されているFPGA製品の中で唯一、PCIe Gen3スイッチとの相互接続性を有する製品です。

アルテラ コンポーネント・マーケティング担当シニアディレクターのパトリック・ドーシー(Patrick Dorsey)は、「業界最高性能の28nm FPGAのデバイスが、業界初のPCIe Gen3スイッチとの相互接続性を持つことにより、顧客はデバイス間の電氣的適合性を検証することなく、デザイン上の問題に集中できるようになることで、開発期間を飛躍的に短縮することが可能となります。Stratix V のハードPCIe Gen 3 IPブロックは、高性能・最先端アプリケーションにおけるスループットを向上し、消費電力を削減しつつ、ロジック・リソースを節約するものです」と述べています。

Stratix V FPGAは、最大**4つのハードPCIe Gen3 x8 IPブロック**を備えています。このPCIe Gen3 IPブロックは、x1、x2、x4、x8のレーン構成をサポートしています。1レーンあたり最大8Gbpsの転送速度を実現し、Gen3 x8 レーンを使用すると、従来のGen2 x8 の場合と比較して、2倍高いスループットを維持します。Stratix V FPGAにPCIe IPブロックをハード実装したことで、その他のソフト実装の場合と比較して、10万個以上のロジック・エレメントを節減することができます。ハードPCIe Gen3 IPブロックは、FPGAにPCIeプロトコル・スタックを組み込み、トランシーバ・モジュール、物理層、データリンク層、およびトランザクション層を備えています。Stratix V FPGAのPCIe Gen3 IPは、PCIeベース規格のRev.3.0、2.xおよび1.xをターゲットにしています。

PLX社マーケティングおよび事業開発担当バイスプレジデントのデビッド・ラウン(David Raun)氏は、「Stratix V GX FPGAと当社のPCIe Gen3スイッチとの相互接続性は、エコシステムの構築に不可欠であり、アルテラのようなリーダー企業がGen3対応製品を開発したことを嬉しく思います。当社は2010年に業界初のPCIe Gen3の半導体製品の製造を開始し、現在もGen3スイッチを量産出荷できる唯一の企業であり、この急速に拡大している市場に対して迅速に製品技術を提供できる態勢を整えています」と述べています。

PCIe Gen3は、業界で最も普及している高速インタコネクト技術の最新規格で、PLXスイッチは高価値な革新技術と高ポート数を兼ね備えていることで、サーバ、ストレージ、および通信プラットフォームでより強力な新しいデザインを可能にします。**PLX Gen3ポートフォリオ**には、12から48レーン、3から18ポートなどのコンフィギュレーションで構成される11のデバイスが含まれており、これ以外のコンフィギュレーションも現在開発中です。すべてのデバイスは、PLX社からすでに提供開始されています。

### 多様な設計ニーズに対応する、アルテラの 28nm プロセス製品ポートフォリオ

アルテラの28nm FPGAポートフォリオは、顧客の多様な設計ニーズに対応した業界で最も包括的な製品群です。当ポートフォリオは、**Arria® V**、**Cyclone® V**、**Stratix V FPGA**ファミリ、および**HardCopy® V ASIC**ファミリが含まれ、明確に差別化されたソリューションを顧客に提供します。プロセス技術、アーキテクチャ、トランシーバ技術、およびハードIPブロックに投資を行っている当ポートフォリオによって、より少ない時間と労力で、コ

スト、性能、および低消費電力における固有のニーズを満たすことができます。アルテラの28nm製品ポートフォリオの詳細は、[www.altera.co.jp/28nmportfolio](http://www.altera.co.jp/28nmportfolio) をご覧ください。

### 価格と出荷時期

Stratix V FPGAは、現在出荷中です。高性能28nmデバイスは、14.1Gbpsトランシーバ、エンベデッドHardCopyブロック、可変精度DSPブロックなどの最高性能および最新技術を必要とする顧客によって使用されています。

PCIe技術の詳細は、

[http://www.altera.co.jp/technology/high\\_speed/protocols/pcie-hard-ip/pro-hard-ip.html](http://www.altera.co.jp/technology/high_speed/protocols/pcie-hard-ip/pro-hard-ip.html) をご覧下さい。

Stratix V FPGAの詳細情報は、[www.altera.co.jp/stratix5](http://www.altera.co.jp/stratix5) をご覧ください。なお、販売価格は、お近くのアルテラ販売代理店までお問い合わせ下さい。

### アルテラ・コーポレーションについて

アルテラ・コーポレーションは、プログラマブル・ロジック・ソリューションの世界的リーディング・カンパニーです。1983年にシリコンバレーで創業した世界で最初のファブレス企業であり、1988年に NASDAQ に上場しました。FPGA / CPLD、ASICなど、カスタム・ロジックの分野におけるテクノロジー・リーダーとして高成長を続け、顧客企業のイノベーションに貢献しています。世界各国に拠点をもち、日本法人である日本アルテラ株式会社は1990年に設立されました。顧客志向のソリューションが高く評価され、日本における PLD 市場でトップシェアを維持しています。

アルテラに関する詳細情報は、同社Webサイト([www.altera.co.jp](http://www.altera.co.jp))をご覧ください。Facebook、RSS、Twitterでも情報提供を行っています。

- ALTERA, ARRIA, CYCLONE, HARDCOPY, MAX, MEGACORE, NIOS, QUARTUS, STRATIXの製品名ならびにロゴは、アルテラ・コーポレーションの米国およびその他の国における登録商標です。商標またはサービス・マークとして記載されている製品名ならびにロゴはすべて、<http://www.altera.com/legal> に記載されているとおり、各所有企業に帰属します。

#### <この件についてのお問い合わせ先>

日本アルテラ株式会社 マーケティング 渋谷 TEL: (03)3340-9480(代) FAX: (03)3340-9487
---